

類 科：專利師

科 目：計算機結構

考試時間：2 小時

座號：_____

※注意：(一)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。
(二)禁止使用電子計算器。

- 一、(一)請以全加器 (full adder) 及 XOR gate 為基本元件 (basic block)，建構 4-bit 加減法器 (4-bit adder-subtractor)。(5 分)
(二)請以上例(一)的架構，說明如何進行加法及減法運算。(5 分)
(三)舉一例說明，3 個運算元的 8-bit carry-save-adder。其延遲 (delay) 為何？(5 分)
(四)請以 carry-save-adder 為基本的建構方塊圖 (building block)，建構一個延遲 (delay) 最短的 8×8 wallace tree 乘法器 (multiplier)。(5 分)
- 二、假設有兩種方法可以改進一台電腦的效能：第一種方法為加速乘法指令 (multiply instruction) 達到 4 倍快；第二種方法為加速記憶體存取指令 (memory access) 達到 2 倍快。如果我們執行一個程式 100 秒後，分析結果為：10% 時間執行乘法指令，50% 時間執行記憶體存取指令，40% 時間執行其他指令。請問：
(一)如果只加速乘法指令，整體效能的改進 (speed-up) 為何？(5 分)
(二)如果同時加速乘法指令及記憶體存取指令，整體效能的改進 (speed-up) 為何？(5 分)
(三)何謂 Amdahl's law？(5 分)
(四)以上例說明在僅加速乘法指令及記憶體存取指令的前提下，Amdahl's law 的結果，可能的最大效能改進 (speed-up) 的極限為何？(5 分)
- 三、(一)何謂 Principle of locality？有那兩種 locality？請以不同的程式結構，分別說明為何會發生這兩種 locality。(10 分)
(二)有下列 virtual memory system
i. 40-bit virtual byte address
ii. 16 KB page
iii. 36-bit physical address
假設所有的 virtual pages 都在使用，且每個 page table entry (記錄項目) 需另有 10 個管理用的位元 (如 valid, dirty, replacement 等)，請問 page table 的大小 (size) 為何？(10 分)
- 四、給定下列數字表示 1001 1010。若該表示式為 unsigned number，請問該數字為何？若該表示式為 2's complement signed number，請問該數字為何？(10 分)

(請接背面)

類 科：專利師
 科 目：計算機結構

五、給定一台電腦，以下為執行程式後，分析四種指令所得到的特性。其中 X 表示不需使用。又，throughput 定義為每秒可執行的指令數 (instructions per second)。請問：

	Distribution	IF	ID	EX	MEM	WB
Load	25%	2ns	1ns	2ns	2ns	1ns
Store	10%			2ns	1ns	X
Arithmetic	45%			1ns	X	1ns
Branch	20%			2ns	X	X

- (一)如果該電腦以 single-cycle processor 實現。請問 throughput 是多少？(6分)
- (二)如果該電腦以 multi-cycle processor 實現。請問 throughput 是多少？(7分)
- (三)如果該電腦以 5-stage pipelined processor 實現。假設沒有任何 data hazard, structural hazard 及 control hazard 發生，請問 throughput 是多少？(7分)

六、下圖為 ALU 的設計。請根據該設計，回答 Add, Nor, Or 的控制信號為何？(10分)

Operations 4 bits (Anegat, Binvert, Op)

Add
 Nor
 Or

