

類 科：專利師

科 目：電子學

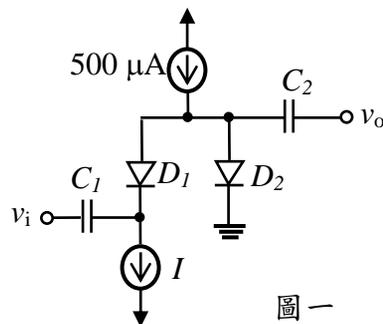
考試時間：2小時

座號：\_\_\_\_\_

※注意：(一)可以使用電子計算器。

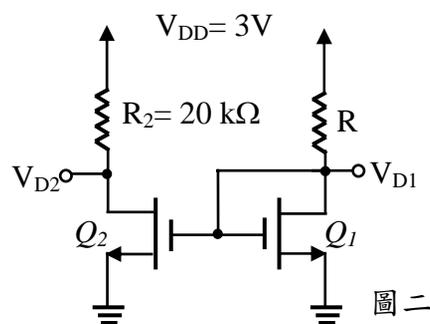
(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

- 一、在圖一的電容耦合衰減電路 (capacitor-coupled attenuator circuit) 中， $D_1$ 與 $D_2$ 二極體的理想因子 $n=1$ ， $I$ 為直流電流，其值可由  $0 \mu\text{A}$ 變化至  $500 \mu\text{A}$ ， $C_1$ 與 $C_2$ 為大的耦合電容 (coupling capacitor)，而 $v_i$ 為極小的輸入訊號，請分別求出當(一) $I=250 \mu\text{A}$ 及(二) $I=500 \mu\text{A}$ 之 $v_o/v_i$ 的值。(20分)



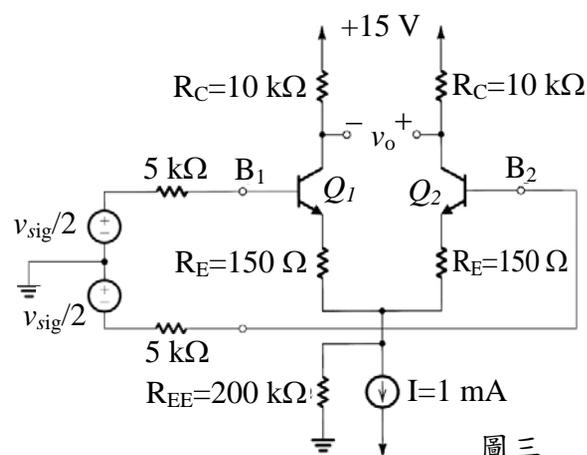
圖一

- 二、於圖二中，2個NMOS的電晶體 $Q_1$ 及 $Q_2$ 之臨界電壓皆為  $0.6\text{V}$ ，其中電晶體 $Q_1$ 及 $Q_2$ 的電子移動率與氧化層電容乘積皆為 $\mu_n C_{ox}=200\mu\text{A}/\text{V}^2$ ，而 $Q_1$ 及 $Q_2$ 的閘極寬度與閘極長度的比值各別為 $(W/L)_1=5$ 與 $(W/L)_2=6.25$ ，忽略短通道長度調變效應 ( $\lambda=0$ )，試求當 $I_{D1}=80 \mu\text{A}$ 時，(一)電阻值 $R=?$ (二)電晶體 $Q_2$ 的汲極電壓 $V_{D2}=?$  (20分)



圖二

- 三、圖三為一個差動放大器電路 (differential amplifier circuit)，其中使用共射極電流增益 (common-emitter current gain)  $\beta=100$  及爾利電壓 (Early voltage)  $V_A=\infty$ 的雙載子電晶體 (BJT)，試求整體的差動電壓增益 (differential voltage gain)  $v_o/v_{sig}$ 值？(20分)

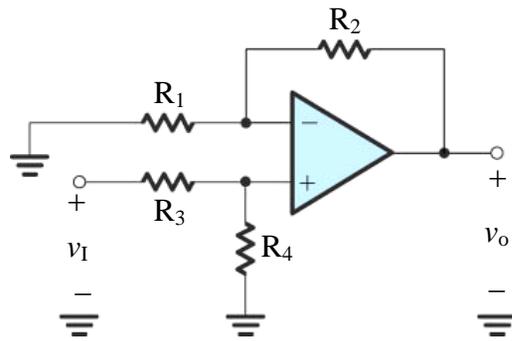


圖三

(請接背面)

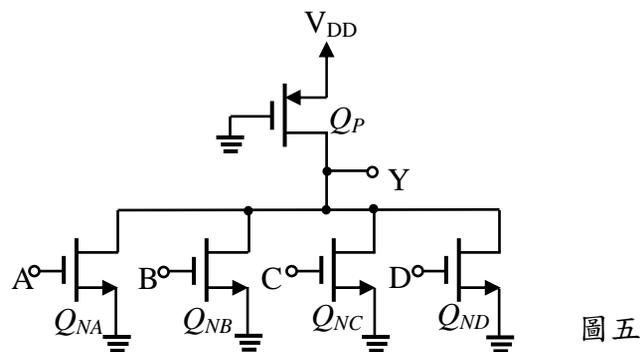
類 科：專利師  
科 目：電子學

四、請求出圖四中的理想運算放大器 (op amp) 電路的電壓增益  $v_o/v_i$  = ? (20 分)



圖四

五、請說明圖五中的數位邏輯電路的 Y 與 A、B、C 及 D 的邏輯關係？(10 分)



圖五

六、試畫以四個二極體所構成之全波整流電路圖，並說明其工作原理。(10 分)