

100年公務人員特種考試一般警察人員考試、
100年公務人員特種考試警察人員考試及
100年特種考試交通事業鐵路人員考試試題

代號：3909
頁次：8-1

等 別：佐級鐵路人員考試

類 科：電子工程

科 目：電子學大意

考試時間：1 小時

座號：_____

※注意：(一)本試題為單一選擇題，請選出一個正確或最適當的答案，複選作答者，該題不予計分。

(二)本科目共 40 題，每題 2.5 分，須用 2B 鉛筆在試卡上依題號清楚劃記，於本試題上作答者，不予計分。

(三)禁止使用電子計算器。

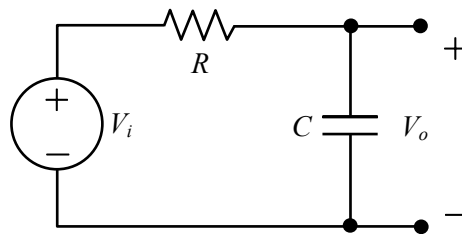
- 1 有關 DRAM（動態隨機存取記憶體）與 SRAM（靜態隨機存取記憶體）的敘述，下列何者正確？
(A) SRAM 需要重新充電（refresh） (B) 單一晶胞的電路 DRAM 比 SRAM 複雜
(C) DRAM 結構需用到電容效應 (D) DRAM 屬非揮發性記憶體

- 2 關於邏輯電路之敘述，下列何者正確？
(A) 靜態邏輯（Static Logic）電路切換過程無動態功率（Dynamic Power）消耗
(B) 動態邏輯（Dynamic Logic）電路在穩態時有導通路徑將輸出值連結至最高或最低電壓
(C) 組合式邏輯（Combinational Logic）電路之輸出值僅與輸入布林變數之目前狀態有關
(D) 或閘（OR Gate）為序列式邏輯電路

- 3 關於理想運算放大器之敘述，下列何者正確？
(A) 輸入阻抗為 0 (B) 輸出阻抗無限大
(C) 差動增益（Differential-mode Gain）為 0 (D) 共模增益（Common-mode Gain）為 0

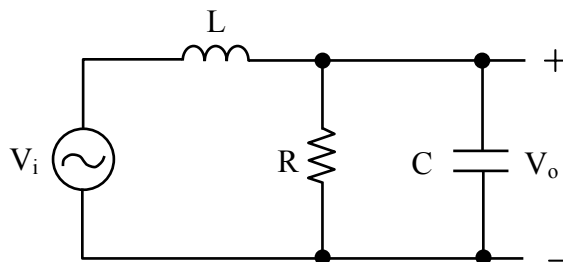
- 4 圖示電路為何種濾波器？

- (A) 高通
(B) 帶通
(C) 低通
(D) 帶拒



- 5 圖中電路之功能為：

- (A) 帶拒濾波器
(B) 高通濾波器
(C) 低通濾波器
(D) 帶通濾波器



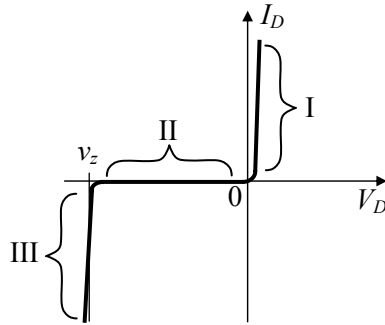
- 6 對於理想電流放大器（Current Amplifier）特性之敘述，下列何者正確？
(A) 輸入阻抗為 0 (B) 輸出阻抗為 0
(C) 輸入阻抗無限大 (D) 輸出阻抗與電壓放大器特性相同
- 7 在雙極性接面電晶體共射極組態中，理想小訊號電源是經由一個耦合電容 C_c 進入基極，電容 C_c 之目的為：
(A) 隔離放大器與電源間的直流 (B) 增加輸出阻抗
(C) 隔離交流訊號 (D) 隔離雜訊

8 雙極性接面電晶體 (BJT) 若工作於作用區 (Active-Region)，其偏壓需滿足下列何種條件？

- (A) 基-射極接面為順向偏壓，基-集極接面為順向偏壓
- (B) 基-射極接面為順向偏壓，基-集極接面為反向偏壓
- (C) 基-射極接面為反向偏壓，基-集極接面為順向偏壓
- (D) 基-射極接面為反向偏壓，基-集極接面為反向偏壓

9 下列何者為齊納 (Zener) 二極體作為穩壓用時的工作區域？

- (A) I
- (B) II
- (C) I 及 II
- (D) III

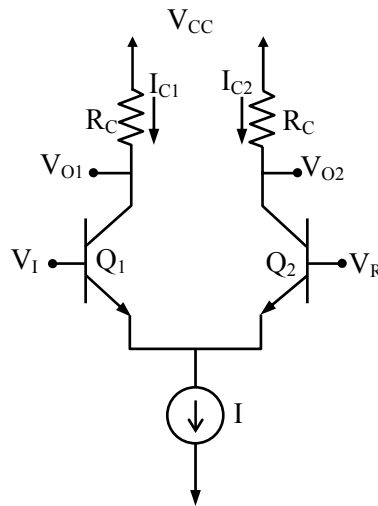


10 利用浮動閘極電晶體 (Floating-Gate Transistor) 的記憶細胞 (Memory Cell) 為：

- (A) SRAM (靜態隨機存取記憶體)
- (B) EPROM (可擦式及可程式唯讀記憶體)
- (C) DRAM (動態隨機存取記憶體)
- (D) ROM (唯讀記憶體)

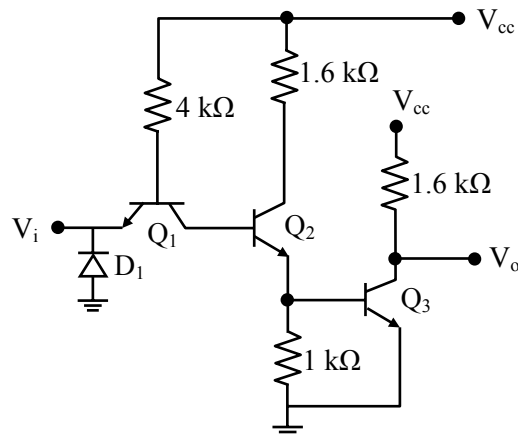
11 圖為射極耦合邏輯 (Emitter-Coupled Logic, ECL) 電路。其中 V_1 為輸入， V_{O1} 、 V_{O2} 為輸出， V_{CC} 為電壓源， V_R 為參考電壓， I 為偏置電流源 (Bias Current Source)。當 $I_{C1}/I_{C2} > 99$ 時， V_{O1} 為邏輯 "0"。則其輸入電壓 V_1 為：(方程式中， $V_T = 0.025V$)

- (A) $V_R - V_T \ln(99)$
- (B) $V_R + V_T \ln(99)$
- (C) $V_R + 99V_T$
- (D) $V_R - 99V_T$



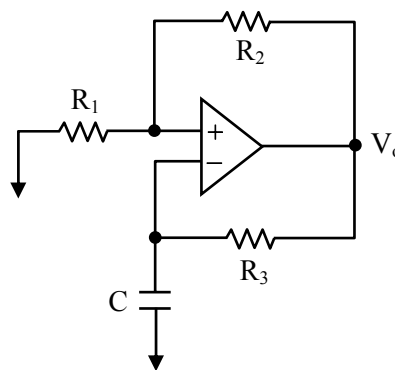
12 如圖所示，利用電晶體、二極體及電阻組成數位正邏輯電路，若 $V_{cc} = 5V$ 且輸入電壓 $V_i = 0V$ ，下列敘述何者為正確？

- (A) Q_2 不導通、 Q_3 不導通、輸出電壓 $V_o = 5V$
- (B) Q_2 導通、 Q_3 不導通、輸出電壓 $V_o = 5V$
- (C) Q_2 不導通、 Q_3 導通、輸出電壓 $V_o = 0V$
- (D) Q_2 導通、 Q_3 導通、輸出電壓 $V_o = 0V$



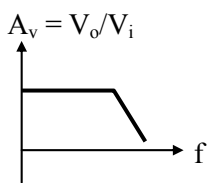
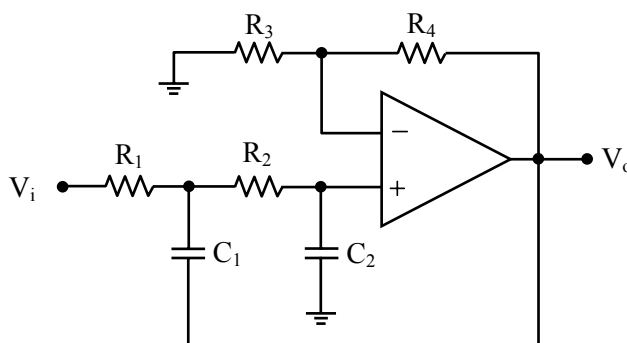
13 關於圖中振盪器之敘述，何者錯誤？

- (A) 輸出信號 (V_o) 近似為方波
- (B) R_1 越大振盪頻率越低
- (C) R_2 越大振盪頻率越低
- (D) R_3 越大振盪頻率越低



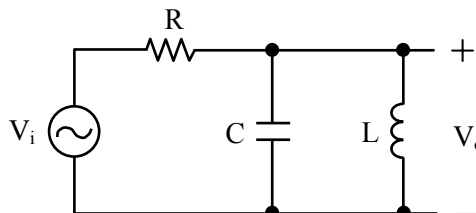
14 如圖電路，下列何者為錯誤？

- (A) 此電路為一階低通濾波器
- (B) 低頻訊號增益為 $1 + \frac{R_4}{R_3}$
- (C) 高頻截止頻率為 $\frac{1}{2\pi\sqrt{R_1R_2C_1C_2}}$
- (D) 頻率響應圖為



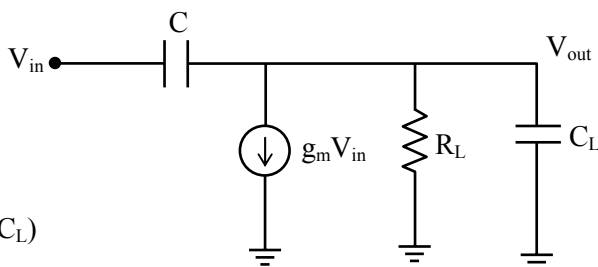
15 關於圖中電路，下列敘述何者正確？

- (A) 此為低通濾波器
- (B) 此為高通濾波器
- (C) 此為帶通濾波器
- (D) 此為帶拒濾波器



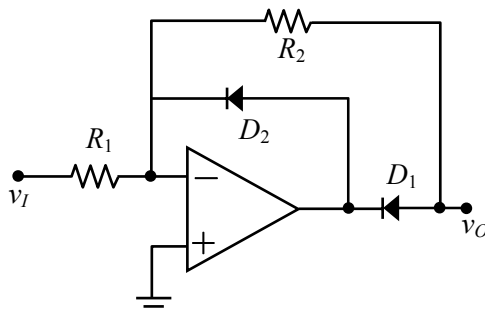
16 圖中等效電路的電壓增益，以下何者為錯誤？

- (A) 有一個非無窮大的零點 (Zero)
- (B) 有兩個極點 (Pole)
- (C) 低頻電壓增益為： $-g_m R_L$
- (D) 單位增益頻率 (Unit Gain Frequency) 為： $g_m/2\pi(C+C_L)$



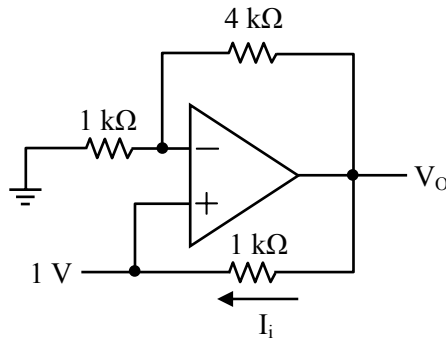
17 圖示電路，其中 $R_2 = 2R_1$ ，且二極體導通時的電壓降為 $0.7V$ 。若輸入電壓 $v_i = -2V$ ，則輸出電壓 v_o 為若干V？

- (A) -4
- (B) -2
- (C) 0
- (D) 4



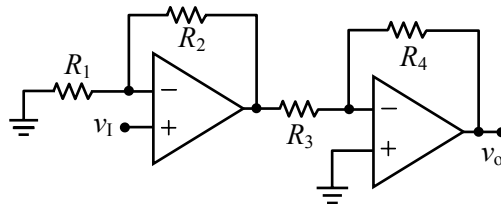
18 圖中電路，若運算放大器為理想，則 I_i 值為何？

- (A) 0.25 mA
- (B) 1 mA
- (C) 4 mA
- (D) 5 mA



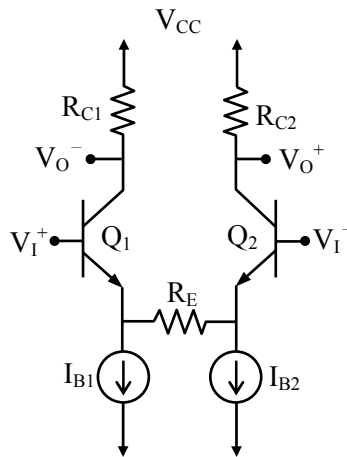
19 圖示理想運算放大器電路，若 $R_1=2k\Omega$ 、 $R_2=6k\Omega$ 、 $R_3=3k\Omega$ 、 $R_4=6k\Omega$ ，今輸入訊號 $v_1=1mV$ ，則輸出電壓 v_o 為若干mV？

- (A) -8
- (B) -6
- (C) 6
- (D) 8



20 圖為含射極電阻 R_E 的差動放大器 (Differential Amplifier)。其中 $R_{C1}=R_{C2}=8k\Omega$ ， $R_E=100\Omega$ ， $I_{B1}=I_{B2}=0.5mA$ ，電晶體的 β 為 100。則差動放大器的差模電壓增益約為：

- (A) 80
- (B) 75
- (C) 60
- (D) 40

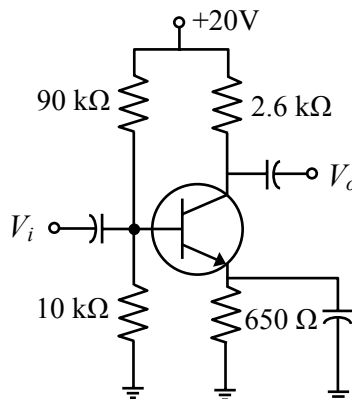


21 共射極 (CE) 電晶體放大電路中， R_E 為射極端外接電阻， h_{ie} 為B與E間內阻。則此電晶體輸入阻抗值：

- (A) 接近 R_E
- (B) 遠大於 R_E
- (C) 接近 h_{ie}
- (D) 遠小於 h_{ie}

22 如圖所示之雙極性接面電晶體 (BJT) 放大器，已知電晶體參數 $\beta (=I_c/I_b)$ 為 210，以及電晶體集極到射極的交流輸出阻抗 r_o 為 50 k Ω ，則此放大器的電壓增益 $A_V (=V_o/V_i)$ 約為多少？

- (A) -100
- (B) -200
- (C) -300
- (D) -400



23 P-通道增強型 (Enhancement Type) MOSFET 通道導通的條件是 (V_{TH} ：臨限電壓)：

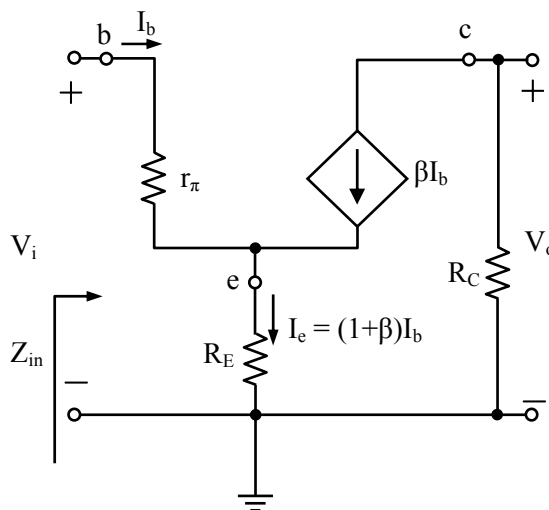
- (A) $V_{GS}=0$ (B) $V_{GS}>V_{TH}$ (C) $V_{GS}<V_{TH}$ (D) $V_{GS}>0$

24 下列那一種的直流偏壓方式不適用空乏型 MOSFET？

- (A) 汲極回授偏壓 (B) 自給偏壓 (C) 分壓偏壓 (D) 固定偏壓

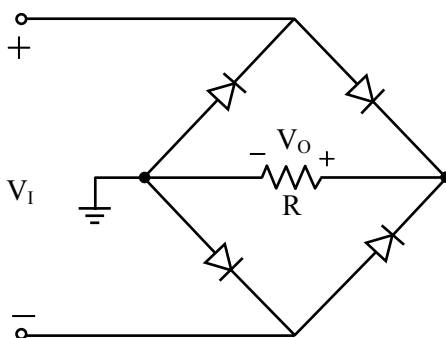
25 如圖所示為一個交流等效電路，其輸入阻抗 ($Z_{in}=V_i/I_b$) 為：

- (A) $r_{\pi}+R_E$
(B) r_{π}
(C) $r_{\pi}((1+\beta)R_E)$
(D) $r_{\pi}+(1+\beta)R_E$



26 如圖的全波整流器電路，各二極體導通之 $V_D=0.7V$ 。若輸入電壓 V_i 之峰對峰 (Peak-to-Peak) 為 $12V$ 之正弦波，則各二極體在逆向偏壓時需承受之峰值電壓為：

- (A) $12V$
(B) $11.3V$
(C) $10.6V$
(D) $9.2V$

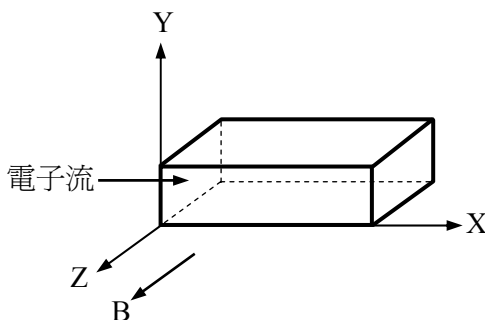


27 在室溫下，加熱一矽半導體，若測得該矽半導體的導電性隨溫度增高而明顯增大，則可推測該矽半導體最可能是：

- (A) n^+ 型半導體 (B) p^+ 型半導體 (C) 純矽半導體 (D) 無從推測

28 一塊半導體置於均勻磁場 B 中，若有電子流流向正 X 方向，霍爾效應是指半導體中電子會偏往什麼方向？

- (A) 正 Y
(B) 負 Y
(C) 正 Z
(D) 負 Z

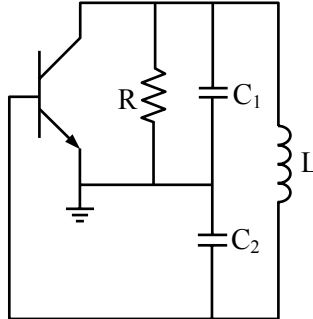


29 蕭特基電晶體邏輯 (Schottky-Transistor Logic) 電路動作速度比雙極性電晶體邏輯 (Transistor-Transistor Logic) 快的原因是因為蕭特基電晶體：

- (A) 沒有 RC 延遲因素 (B) 不會進入深飽和區 (C) 載體移動率較快 (D) 載體以穿透效應傳輸

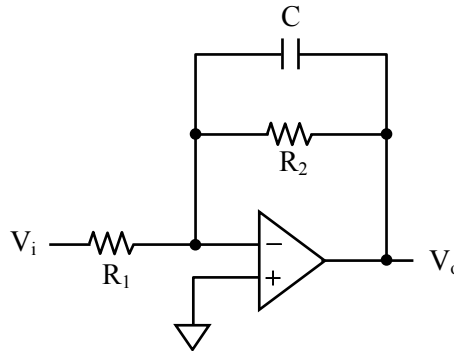
- 30 將硼(B)元素摻進純矽晶體中，則成爲何種型別的半導體？
 (A) N 型 (B) P 型 (C) 空乏型 (D) 增強型
- 31 圖中振盪器， $C_1=10\mu\text{F}$ ， $C_2=20\mu\text{F}$ ， $L=100\text{nH}$ ， $R=10\text{k}\Omega$ 。電晶體的跨導 (Transconductance, g_m) 需約爲多少才能維持振盪：

- (A) 20mA/V
 (B) 2mA/V
 (C) 0.2mA/V
 (D) 0.02mA/V



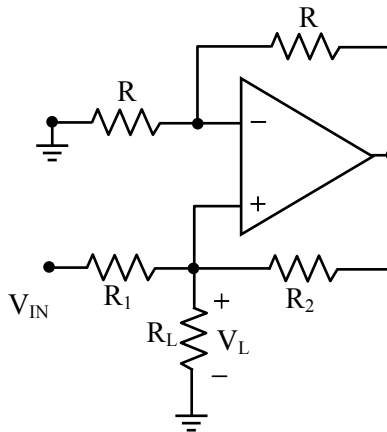
- 32 關於 $\frac{V_o}{V_i}(s)$ 之敘述，何者正確？

- (A) 此爲低通濾波器
 (B) 此爲帶通濾波器
 (C) 其高頻增益爲 $-\frac{R_1}{R_2}$
 (D) R_1 越大則低頻 -3 dB 頻率越低



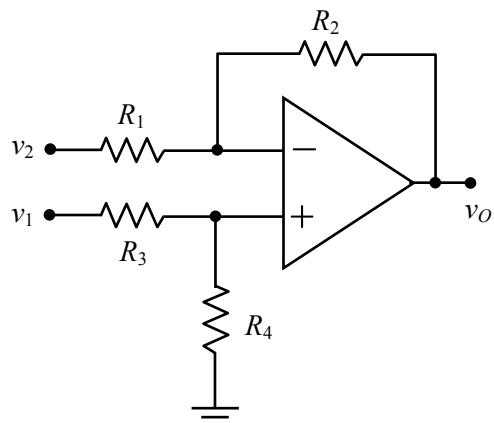
- 33 由理想運算放大器組成的電路，如圖所示。其中 $R_1=R_2=10\text{k}\Omega$ ，負載電阻 $R_L=20\text{k}\Omega$ 。若輸入電壓 $V_{IN}=2\text{V}$ ，則負載電壓 V_L 爲何？

- (A) 0.5V
 (B) 1V
 (C) 2V
 (D) 4V



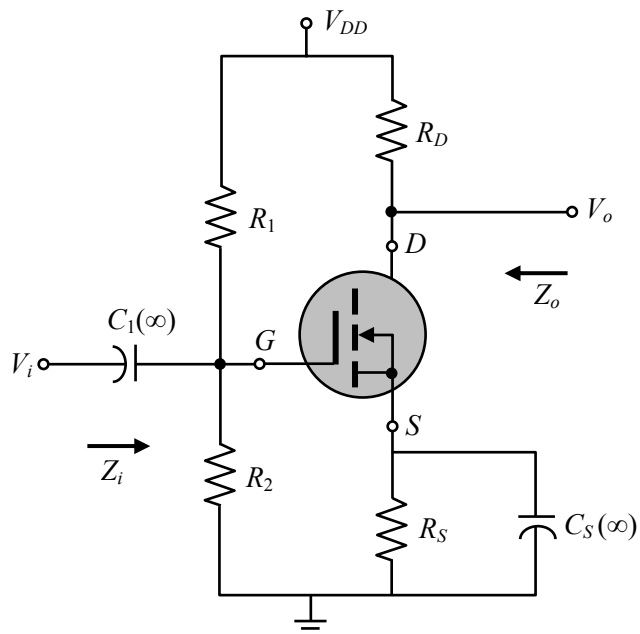
- 34 圖示理想運算放大器電路，若輸出電壓 $v_o=2(v_1-v_2)$ ，則：

- (A) $R_1=2\text{k}\Omega$ 、 $R_2=4\text{k}\Omega$ 、 $R_3=10\text{k}\Omega$ 、 $R_4=10\text{k}\Omega$
 (B) $R_1=1\text{k}\Omega$ 、 $R_2=2\text{k}\Omega$ 、 $R_3=5\text{k}\Omega$ 、 $R_4=10\text{k}\Omega$
 (C) $R_1=1\text{k}\Omega$ 、 $R_2=2\text{k}\Omega$ 、 $R_3=3\text{k}\Omega$ 、 $R_4=4\text{k}\Omega$
 (D) $R_1=2\text{k}\Omega$ 、 $R_2=3\text{k}\Omega$ 、 $R_3=3\text{k}\Omega$ 、 $R_4=8\text{k}\Omega$



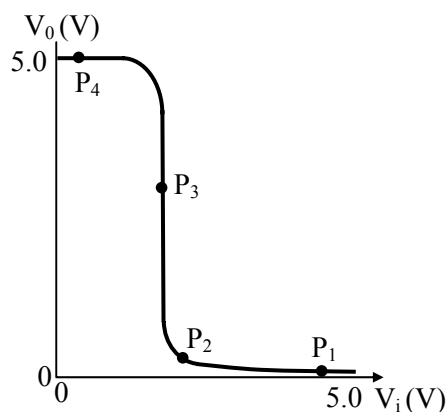
35 圖中分壓式偏壓的MOSFET電路中， Z_i 及 Z_o 分別代表輸入及輸出阻抗， r_d 為MOSFET小訊號模型汲極區域內電阻，下列敘述何者正確？

- (A) $Z_i = R_1 + R_2$, $Z_o = R_D$
- (B) $Z_i = (R_1 R_2) / (R_1 + R_2)$, $Z_o = R_D$
- (C) $Z_i = (R_1 R_2) / (R_1 + R_2)$, $Z_o = r_d R_D / (r_d + R_D)$
- (D) $Z_i = R_1 + R_2$, $Z_o = r_d R_D / (r_d + R_D)$



36 圖中曲線為 CMOS 反相器的電壓轉換曲線，操作在那一點時功率損耗最多？

- (A) P₁
- (B) P₂
- (C) P₃
- (D) P₄

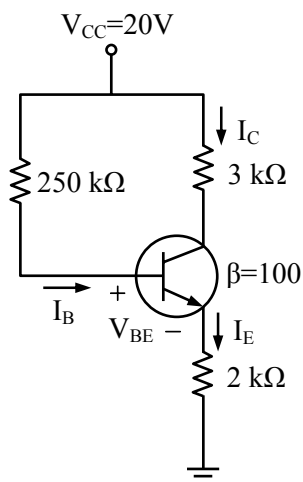


37 PN接面二極體，P型的雜質濃度為 N_A ，N型的雜質濃度為 N_D ，接面處P型的空乏區寬度為 X_P ，N型的空乏區寬度為 X_N ，若 $N_A > N_D$ ，則下列敘述何者為正確？

- (A) $X_P > X_N$
- (B) $X_P < X_N$
- (C) $X_P = X_N$
- (D) $N_A X_P > N_D X_N$

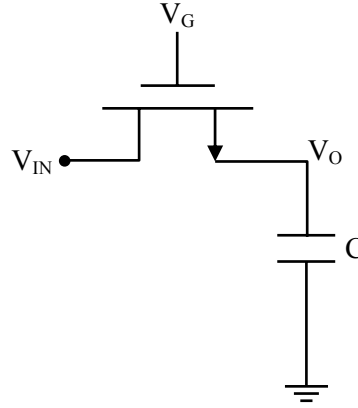
38 設 $V_{BE} = 0.7V$ ，則圖中的電流 I_C 約為：

- (A) 10.0mA
- (B) 6.0mA
- (C) 4.3mA
- (D) 3.8mA



39 圖中電路，假設 $V_{IN}=V_{DD}$ ， $V_G=V_{DD}$ ， $V_{DD}=4V$ ， $C=100fF$ 。電晶體的臨限電壓（Threshold Voltage， V_{TH} ）為 $1V$ ，本體效應（Body Effect）可以忽略。製程跨導參數（Process Transconductance Parameter， $\mu_n C_{ox}$ ）為 $50 \mu A/V^2$ 。寬長比（Aspect Ratio， W/L ）為 2 。則此電路的 V_O 從 $0V$ 升至 $V_{DD}/2$ 所需要的時間約為：

- (A) 1ns
- (B) 0.8ns
- (C) 0.4ns
- (D) 0.2ns



40 某場效電晶體 A_v 對頻率 f 曲線如圖，其頻帶寬(BW)之定義為：

- (A) $BW = f_4 - f_1$
- (B) $BW = f_4 - f_3$
- (C) $BW = f_2 - f_3$
- (D) $BW = f_2 - f_1$

