

【B卷】

中華電信股份有限公司 96 年新進從業人員遴選試題

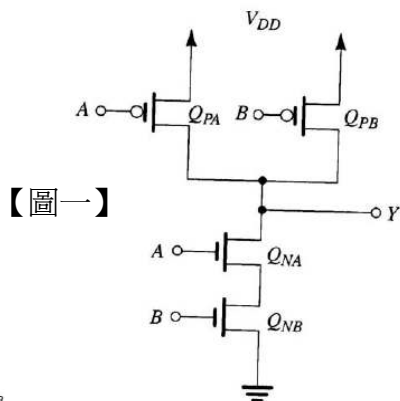
類別：工務類專業職(四)第一類專員

科目：電子學

*請填寫入場通知書號碼：

注意：①作答前須檢查試卷與答案卡所標示之卷別(分 A、B 卷)是否一致，以及入場通知書號碼、桌角號碼、應試類組是否相符。
 ②本試卷正反兩頁共 50 題，每題 2 分，限用 2B 鉛筆在「答案卡」上作答。
 ③本試卷之試題皆為單選選擇題，請選出最適當答案，答錯不倒扣；未作答者，不予計分。
 ④答案卡務必繳回，未繳回者該科以零分計算。

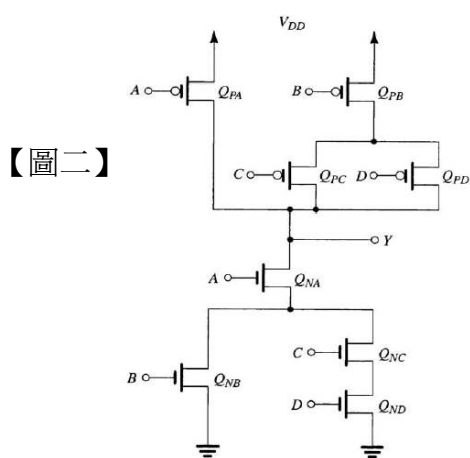
1.在【圖一】的電路中， V_{DD} 為 5 伏， Q_P 與 Q_N 分別代表 PMOS 與 NMOS 電晶體。若輸入為 A 與 B，輸出為 Y，則此電路所執行之運算為下列何者？



【圖一】

- ① AND
- ② OR
- ③ NAND
- ④ NOR

2.在【圖二】的電路中，下列何者正確？



【圖二】

- ① $Y = \overline{AB + CD}$
- ② $Y = \overline{AB} + \overline{CD}$
- ③ $Y = \overline{A(B + CD)}$
- ④ $Y = \overline{A} + \overline{B + CD}$

3.有關負回授電路的特性，下列何者錯誤？

- ① 可降低非線性失真
- ② 可擴展頻寬
- ③ 可提高增益
- ④ 可提升輸入阻抗

4.有關離散式(discrete)元件組成的電路與積體電路(IC, integrated circuit)比較，下列何者正確？

- ① 離散式元件電路可操作於較低的頻率
- ② IC 的體積較大
- ③ IC 各級間通常以電容交連(coupling)
- ④ 在積體電路內應儘量使用主動元件以節省成本

5.有關 CMOS 開電路中，若 Y 為輸出，則有關上拉電路(PUN, pull up network)與下拉電路(PDN, pull down network)的敘述，下列何者正確？

- ① 上拉電路專供非反相輸入之用
- ② 上拉電路主要由 NMOS 組成
- ③ 下拉電路若導通將使輸出為高電壓
- ④ 若上拉電路接成並聯則下拉電路將接成串聯

6.若運算放大器為有限增益，則所組成之反向(inverting)組態放大器：

- ① 一定具備 virtual short circuit 之特性
- ② 輸入阻抗為有限值
- ③ 電壓增益只與電阻比值有關
- ④ 電壓增益也可為正值

7.下列何者不是理想運算放大器之特性？

- ① 差動(differential)電壓增益= ∞
- ② 共模(common-mode)電壓增益= ∞
- ③ 輸入阻抗= ∞
- ④ 輸出阻抗=0

8.下列何者不會造成電壓放大器之輸出波形扭曲(distortion)？

- ① 有限頻寬
- ② 輸入阻抗非無限大
- ③ slew rate 限制
- ④ 頻率響應之相位非線性

9.由理想運算放大器組成之積分器電路，下列敘述何者錯誤？

- ① 輸出電壓為負積分結果
- ② 直流增益無限大
- ③ 相位為 90°
- ④ 容易受限於高頻雜訊

10.加一負向電壓於 NMOS 電晶體之 body 端，則：

- ① 門檻電壓(threshold voltage)下降
- ② 通道之等效電阻上升
- ③ 通道載子濃度上升
- ④ 通道下方之空乏區減少

11.若一 npn BJT 之直流操作狀況為： $V_{BE}=0.7\text{ V}$ ， $V_{CE}=0.2\text{ V}$ ， $I_B=10\mu\text{ A}$ ， $I_C=1\text{ mA}$ ，則下列結論何者正確？

- ① $\beta = 100$
- ② $\beta \geq 100$
- ③ $\beta \leq 100$
- ④ $\beta = 1000$

12.對於反向器之特性，下列何者錯誤？

- ① 操作之速度受到 propagation delay 影響
- ② t_{PHL} 與 t_{PLH} 可能不相同
- ③ $NM_H = V_{IH} - V_{OH}$
- ④ $NM_L = V_{IL} - V_{OL}$

13.下列何種類比數位轉換器適合高速應用？

- ① feed-back type
- ② dual-slope converter
- ③ charge-redistribution converter
- ④ flash ADC

14.有關 MOS 電晶體的通道長度調變(channel length modulation)現象，下列敘述何者錯誤？

- ① 通道長度越長此現象越明顯
- ② 通道發生 pinch-off 所造成
- ③ 造成電晶體之輸出阻抗降低
- ④ 電晶體操作於線性區(triode region)時則無此現象

15.對於 emitter follower 放大級之敘述，下列何者錯誤？

- ① 電壓增益 < 1
- ② 輸出及輸入訊號為反向
- ③ 可當作輸出級使用
- ④ 可當作 level shifter 使用

16.有關運算放大器之補償(compensation)技術，何者為正確作法？

- ① 使 dominant pole 之頻率上升
- ② 使 dominant pole 與 second pole 分開
- ③ 增加額外的 high-frequency pole
- ④ 使 phase margin 降低

17.有關 NMOS depletion-type 電晶體之敘述，下列何者錯誤？

- ① 門檻電壓(V_t) > 0
- ② gate 電壓越高，電流越大
- ③ 導電之載子以電子為主
- ④ body effect 影響門檻電壓

18.若 slew rate 為 $1\text{ V}/\mu\text{s}$ 之運算放大器當做 unit-gain buffer，輸入之 pulse 高為 0.2 V ，則何者為 pulse 之最短寬度，可使輸出達到輸入之電壓最大值？

- ① 50 ns
- ② 100 ns
- ③ 200 ns
- ④ 500 ns

19.在一理想二極體與一電阻串接而成的整流器中，若輸入電壓為 $10\sin\omega t$ 伏，則電阻上的直流電壓為若干伏？

- ① 1.59
- ② 3.18
- ③ 5
- ④ 6.36

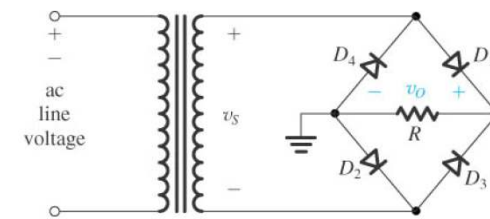
20.若一尺度常數(scale constant) $n=1$ 的二極體在電流 $i=1$ 毫安時順向壓降 $v=0.7$ 伏，則當 $i=0.1$ 毫安時壓降為若干伏？

- ① 0.61
- ② 0.64
- ③ 0.74
- ④ 0.76

21.在【圖三】的橋式整流電路中，若二次側交流電壓為弦波 12 V(rms) ，二極體順向壓降 $V_D=0.7$ 伏，且負載電阻 $R=100$ 歐，則負載電壓 v_o 的直流成分 V_o 為若干伏？

- ① 7.5
- ② 8.3
- ③ 9.4
- ④ 16.3

【圖三】



22.承上題，流經二極體的電流峰值為若干毫安？

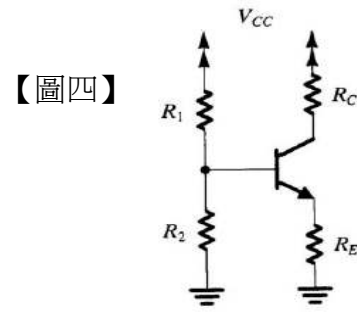
- ① 85
- ② 156
- ③ 233
- ④ 306

23.若一電壓放大器之輸出電壓在輸出端接上外加的 4.7 K 歐負載後即較未接此負載前下降 6% ，則此放大器之輸出阻抗為若干歐？

- ① 300
- ② 400
- ③ 500
- ④ 600

【請接續背面】

24.在【圖四】單一電源的BJT電路中， $V_{CC}=15$ 伏， $\beta=100$ ， $v_{BE}=0.7$ 伏， $R_1=100K$ 歐， $R_2=50K$ 歐。則在基極上的戴維寧等效電路(Thevenin equivalent circuit)之電壓為若干伏？



【圖四】

- ① 5
② 6
③ 7
④ 8
- 25.承上題，基極上的戴維寧等效電路之電阻為若干歐？
① 72.5K ② 50K ③ 33.3K ④ 22K
- 26.由理想運算放大器所組成之非反向(non-inverting)組態放大器，下列敘述何者錯誤？
①輸出阻抗為 0 Ω ②輸入阻抗為無限大
③電壓增益由電阻比值決定 ④電壓增益可為任意之正實數
- 27.若將 slew rate 為 $1V/\mu s$ 之運算放大器接成一 unit-gain buffer，輸入振幅 1V 之弦波訊號，在不失真下最高之輸入頻率為何？
① 1000000 Hz ② 10000 Hz ③ 159155 Hz ④ 318310 Hz
- 28.對於運算放大器之 slew rate，下列敘述何者錯誤？
①與電路之頻寬成正比 ②與電容值成反比
③受限於電路之直流電流 ④為大訊號操作下之非理想特性
- 29.下列何者為 n-type 異質半導體(extrinsic semiconductor)之特性？
①電子為唯一之導電載子(carrier) ②穩定狀態下 $np > n_i^2$
③雜質濃度越高，電洞濃度越低 ④導電度與溫度無關
- 30.關於 pn-junction 的敘述，下列何者錯誤？
①內建電壓(building potential)隨摻雜濃度提高而增加
②操作在順向偏壓下空乏區(depletion region)寬度上升
③內建電壓主要來自於空乏區的電場
④空乏區寬度隨摻雜濃度提高而下降
- 31.關於 PMOS 電晶體之敘述，何者錯誤？
① source 端的電壓比 drain 端的電壓高 ②導電載子以電洞為主
③載子在通道中的運動模式為擴散(diffusion) ④載子由 source 端流向 drain 端
- 32.下列何種電路只消耗動態功率？
① pseudo NMOS 邏輯 ② TTL 邏輯 ③ dynamic 邏輯 ④ ECL 邏輯
- 33.有關 CMOS SRAM 之敘述，下列何者正確？
①每一位元只使用 4 個電晶體 ②無靜態功率消耗
③儲存之資料不會因為電源關閉而消失 ④為 ratioless 之電路設計
- 34.關於濾波器之敘述，下列何者錯誤？
① Butterworth 低通濾波器為單調下降之頻率響應 ② Chebychev 低通濾波器為單調下降之頻率響應
③階數由 transfer function 之分母決定 ④ transfer function 之係數必需為實數
- 35.假設一系統之 transfer function 為 $H = \frac{a_1 s}{s^2 + (\omega_0/Q)s + \omega_0^2}$ ，下列何者錯誤？
①為一階系統 ②頻率響應為帶通(band-pass)特性
③低頻增益為 0 ④高頻增益為 0
- 36.在 common emitter 放大級之 emitter 端加上 degeneration 電阻，下列何者錯誤？
①輸入阻抗上升 ②輸出阻抗上升 ③轉導值上升 ④可視為一負回授
- 37.對於頻率響應的敘述，下列何者錯誤？
①電容於 dc 可視為開路 ②電容於極高頻可視為短路
③電感於 dc 可視為開路 ④電感於極高頻可視為開路

38.關於 741 運算放大器，下列敘述何者錯誤？

- ①輸入級為雙端輸入單端輸出 ②第二級為單端輸入單端輸出
③電壓增益主要由輸出級提供 ④電路中包括保護電路

39.關於輸出級之敘述，下列何者錯誤？

- ① class-A 為線性操作放大器 ② class-B 無靜態功率消耗
③ class-B 的輸出通常為失真之波形 ④ class-AB 可兼顧效率及線性度

40.關於 pseudo NMOS logic 之敘述，下列何者錯誤？

- ①pull-up 及 pull-down network 皆使用 NMOS 電晶體
②具有靜態功率消耗
③負載(active load)越大，則 V_{OL} 上升
④ V_{OH} 不受負載之大小影響

41.下列何者為一濾波器之 transfer function？

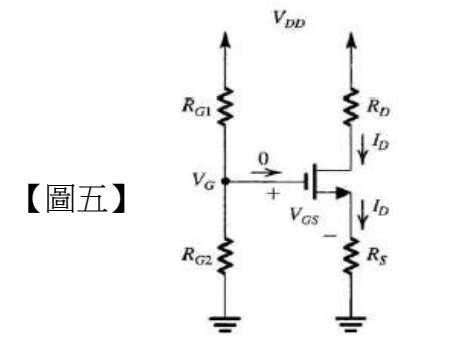
- ① $T(s) = \frac{3}{s^2 - 3s + 2}$ ② $T(s) = \frac{3j}{s^2 - 3s + 2}$ ③ $T(s) = \frac{3s}{s^2 + 3s + 2}$ ④ $T(s) = \frac{3s^3}{s^2 + 3s + 2}$

42.請問 Class-A 放大器之最大輸出效率(efficiency)為：

- ① 20% ② 25% ③ 33% ④ 50%

43.在【圖五】的 MOSFET 的電路中，若 $V_{DD}=15$ 伏， $V_{GS}=2$ 伏，汲極(drain)電壓 $V_D=10$ 伏， $R_D=R_S=10K$ 歐，則 R_{G1} 與 R_{G2} 之值分別應為下列何者？

- ① 8M 歐與 7M 歐
② 7M 歐與 8M 歐
③ 680K 歐與 470K 歐
④ 470K 歐與 680K 歐



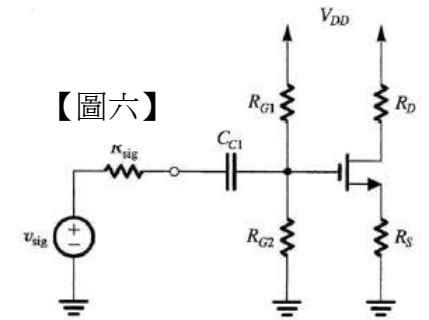
【圖五】

44.承上題，則 I_D 為若干毫安？

- ① 0.2 ② 0.4
③ 0.5 ④ 0.7

45.在【圖六】的 MOSFET 電路中，若 $V_{DD}=15$ 伏， $R_{G1}=6M$ 歐， $R_{G2}=4M$ 歐， $R_D=5K$ 歐， $R_S=2K$ 歐， $R_{sig}=1K$ 歐， $r_o=50K$ 歐， $g_m=0.5$ 毫安/伏， $V_T=1$ 伏，則就交流小信號 v_{sig} 而言，此放大器的輸入阻抗 R_{in} 為若干歐？

- ① 999 ② 1.98K
③ 2.4M ④ 4M



【圖六】

46.承上題，若汲極上電壓 v_D 為直流電壓 V_D 與交流電壓 v_d 之和，且 $v_{sig}=0.1$ 伏，則 v_d 為若干伏？

- ① -1.782 ② -2.193 ③ -3.864 ④ -4.577

47.承上題，此汲極輸出放大器的交流輸出阻抗 R_{out} 為若干？

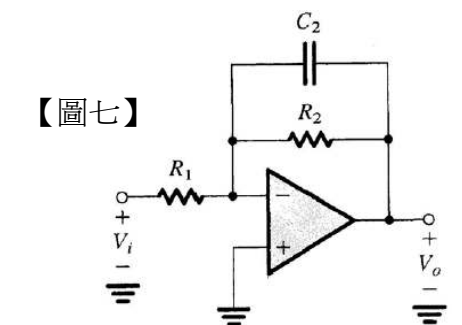
- ① 1.43K ② 2K ③ 3.34K ④ 4.56K

48.承上題，若將 R_S 短路且 $I_D=2.5$ 毫安，則 v_d 將變為若干伏？

- ① 0 ② 1.25
③ 3 ④ 5

49.在【圖七】的理想運算放大器電路中，若 $R_1=2K$ 歐， $R_2=68K$ 歐， $C_2=0.01$ 微法拉(micro-farad)，則此放大器轉移函數的時間常數為若干毫秒？

- ① 0.02
② 0.68
③ 200
④ 680



【圖七】

50.承上題，此放大器轉移函數的波德圖(Bode diagram)在頻率 ω 高於 3dB 點後將以下列何者之速度變化？

- ① -20dB/dec ② -10dB/dec ③ 10dB/dec ④ 20dB/dec